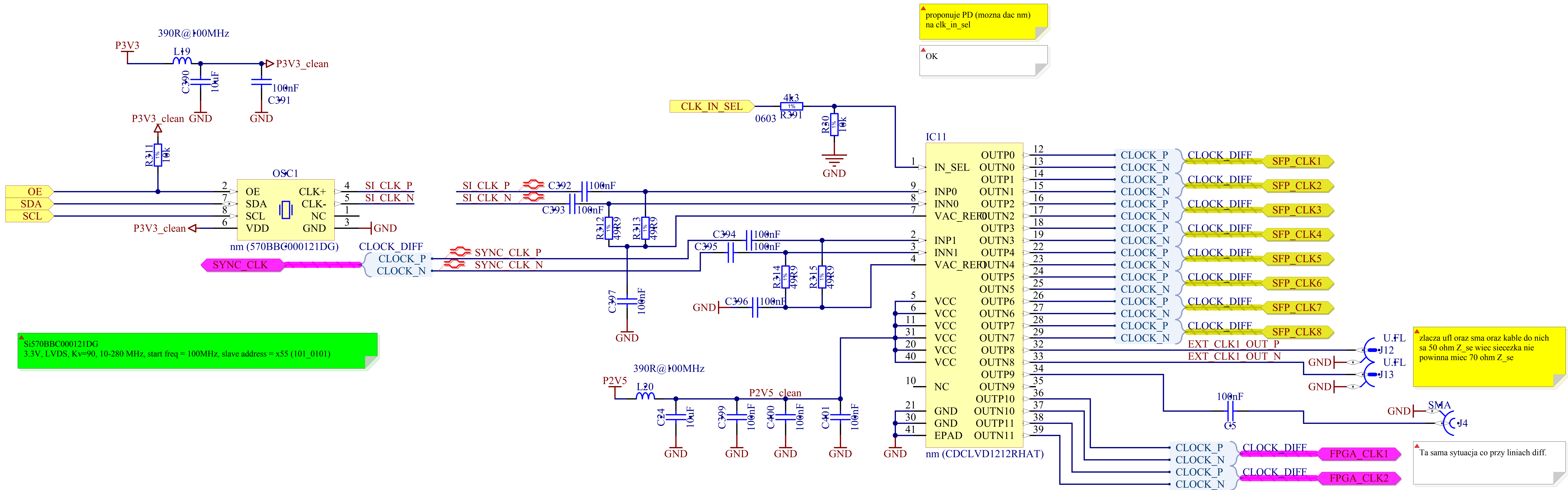


SPRAWDZANE

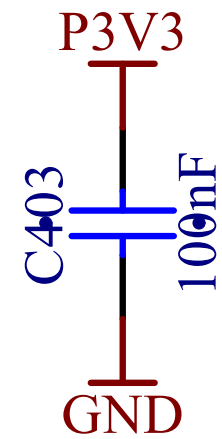
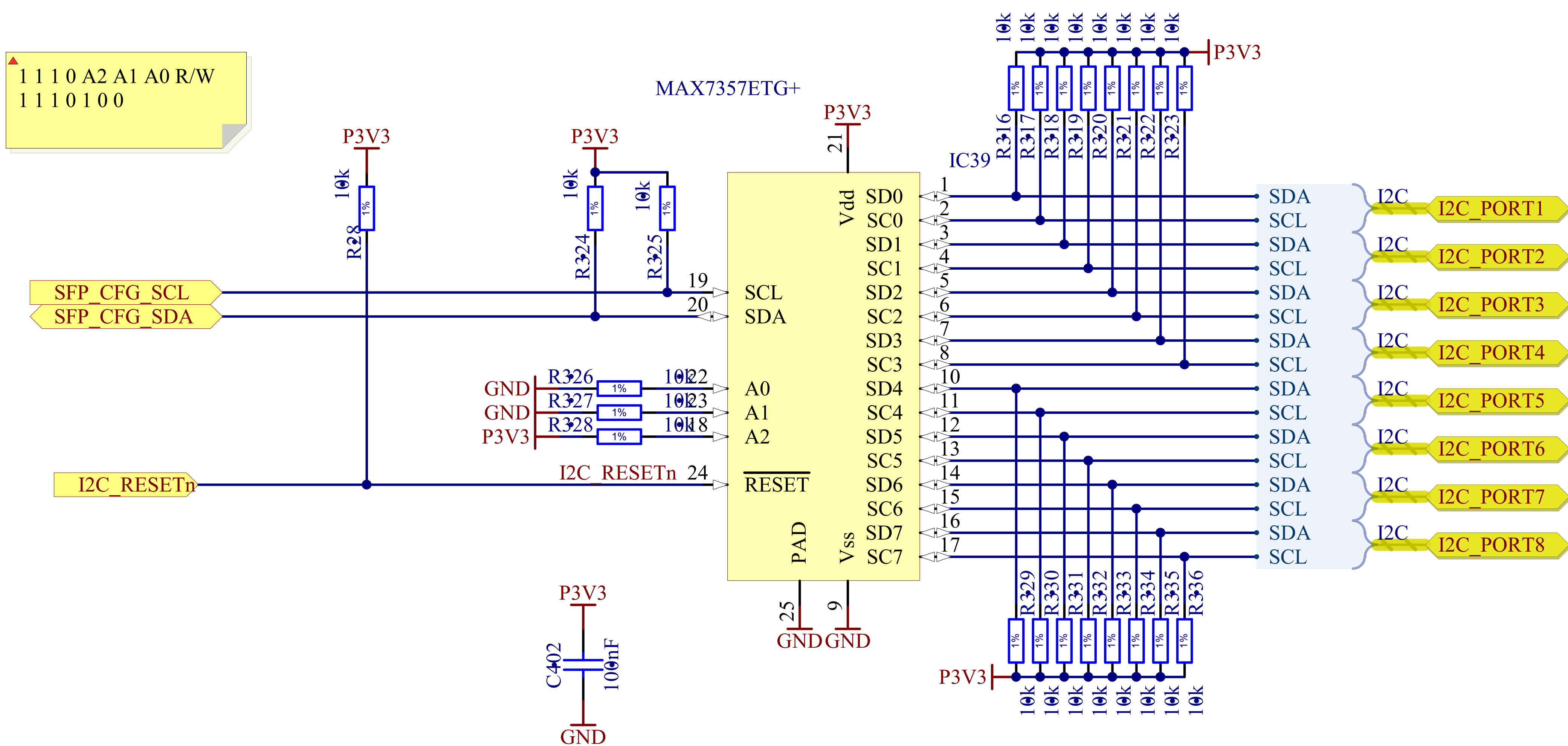


Copyright Creotech Instruments SA 2014.

This documentation describes Open Hardware and is licensed under the CERN OHL v.1.1. You may redistribute and modify this documentation under the terms of the CERN OHL v.1.1. (<http://ohwr.org/CERNOHL>). This documentation is distributed WITHOUT ANY EXPRESS OR IMPLIED WARRANTY, INCLUDING OF MERCHANTABILITY, SATISFACTORY QUALITY AND FITNESS FOR A PARTICULAR PURPOSE. Please see the CERN OHL v.1.1 for applicable conditions.

Project/Equipment		uTCA RTM 8 SFP+	
Document		Designer	
<div>DivGrp</div> <div></div>		Drawn by	
		Check by	
		Last Mod.	
		File	
Print Date		2014-08-06 14:25:52	
Sheet		1 of 8	
Size		A3	
Rev			

SPRAWDZANE



Copyright Creotech Instruments SA 2014.

This documentation describes Open Hardware and is licensed under the CERN OHL v.1.1. You may redistribute and modify this documentation under the terms of the CERN OHL v.1.1. (<http://ohwr.org/CERNOHL>). This documentation is distributed WITHOUT ANY EXPRESS OR IMPLIED WARRANTY, INCLUDING OF MERCHANTABILITY, SATISFACTORY QUALITY AND FITNESS FOR A PARTICULAR PURPOSE. Please see the CERN OHL v.1.1 for applicable conditions.

Project/Equipment		uTCA RTM 8 SFP+	
Document		Designer	
<div>DivGrp</div> <div></div>		Drawn by	
		Check by	
		Last Mod.	
		File	
Print Date		2014-08-06 14:25:52	
Sheet		2 of 8	
Size		A3	
Rev			

I2C Switch

Creotech Instruments S.A.

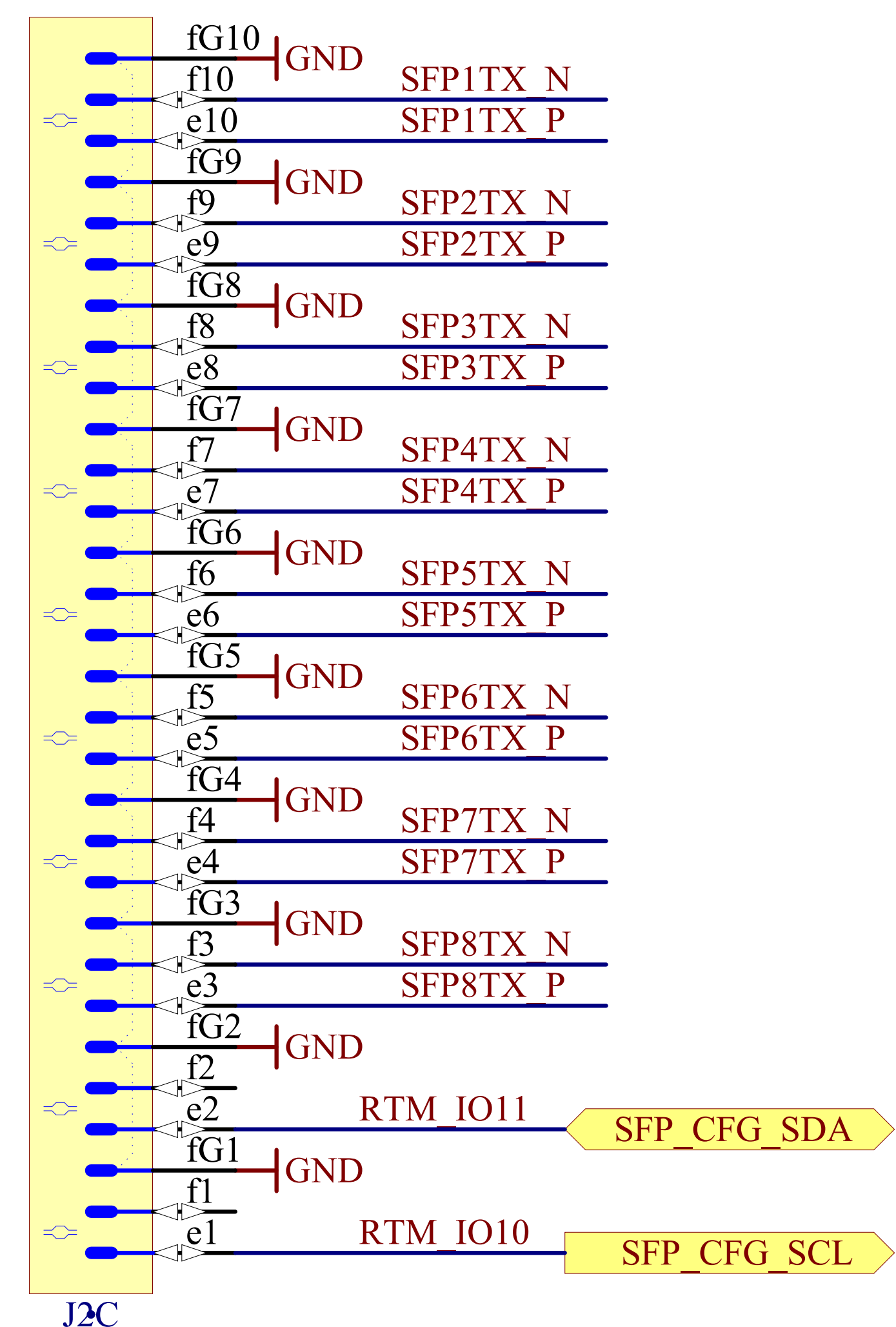
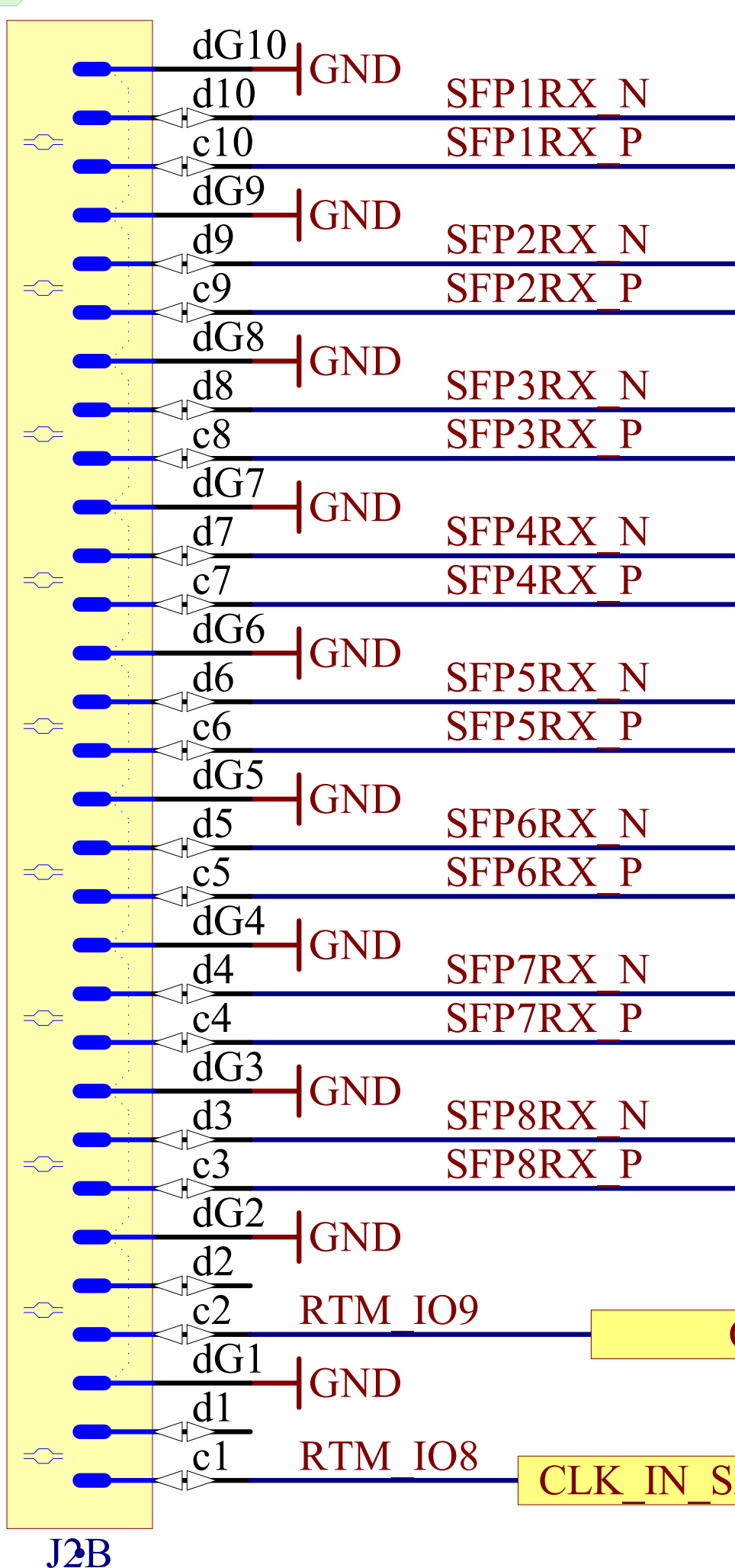
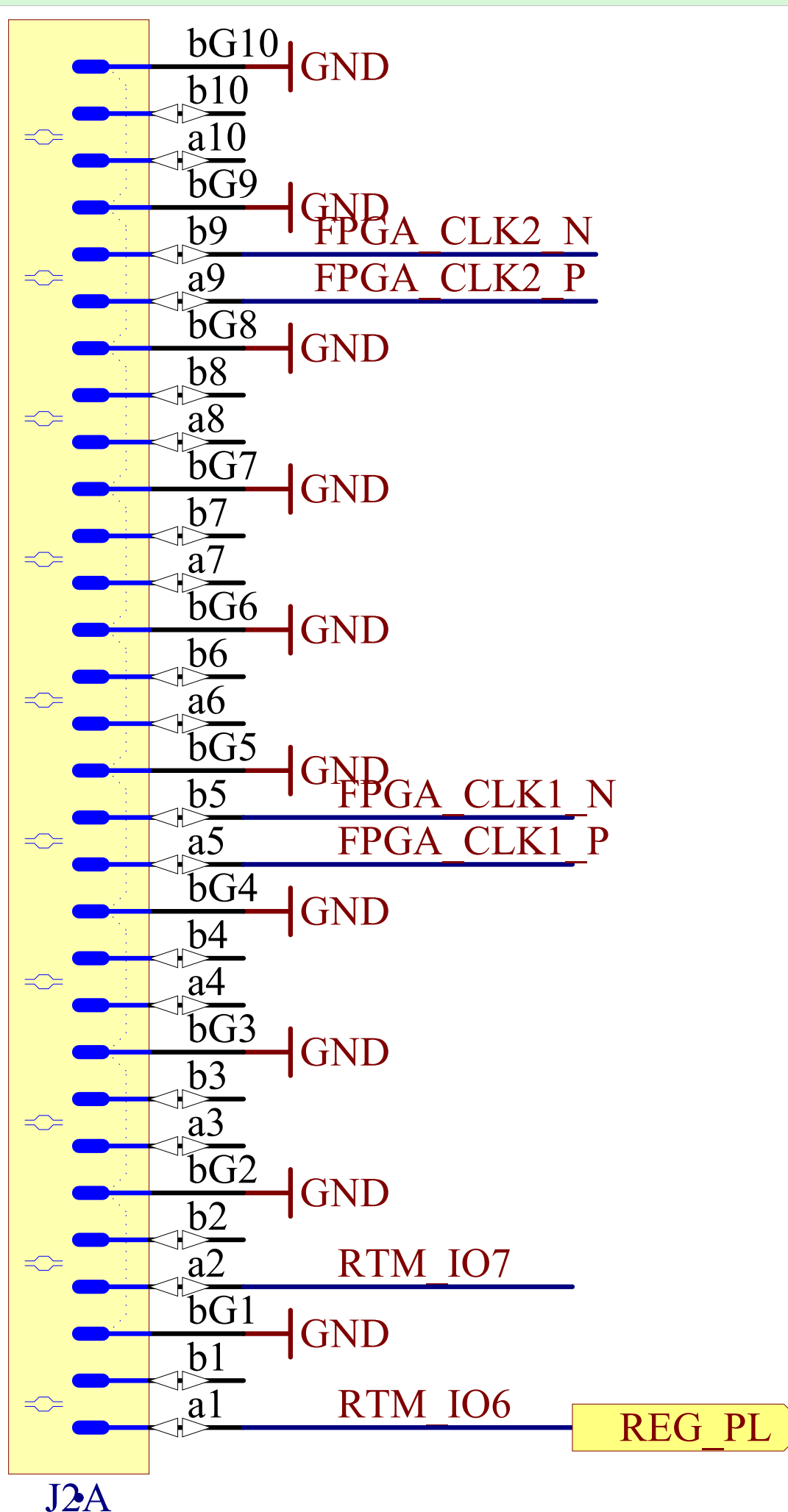
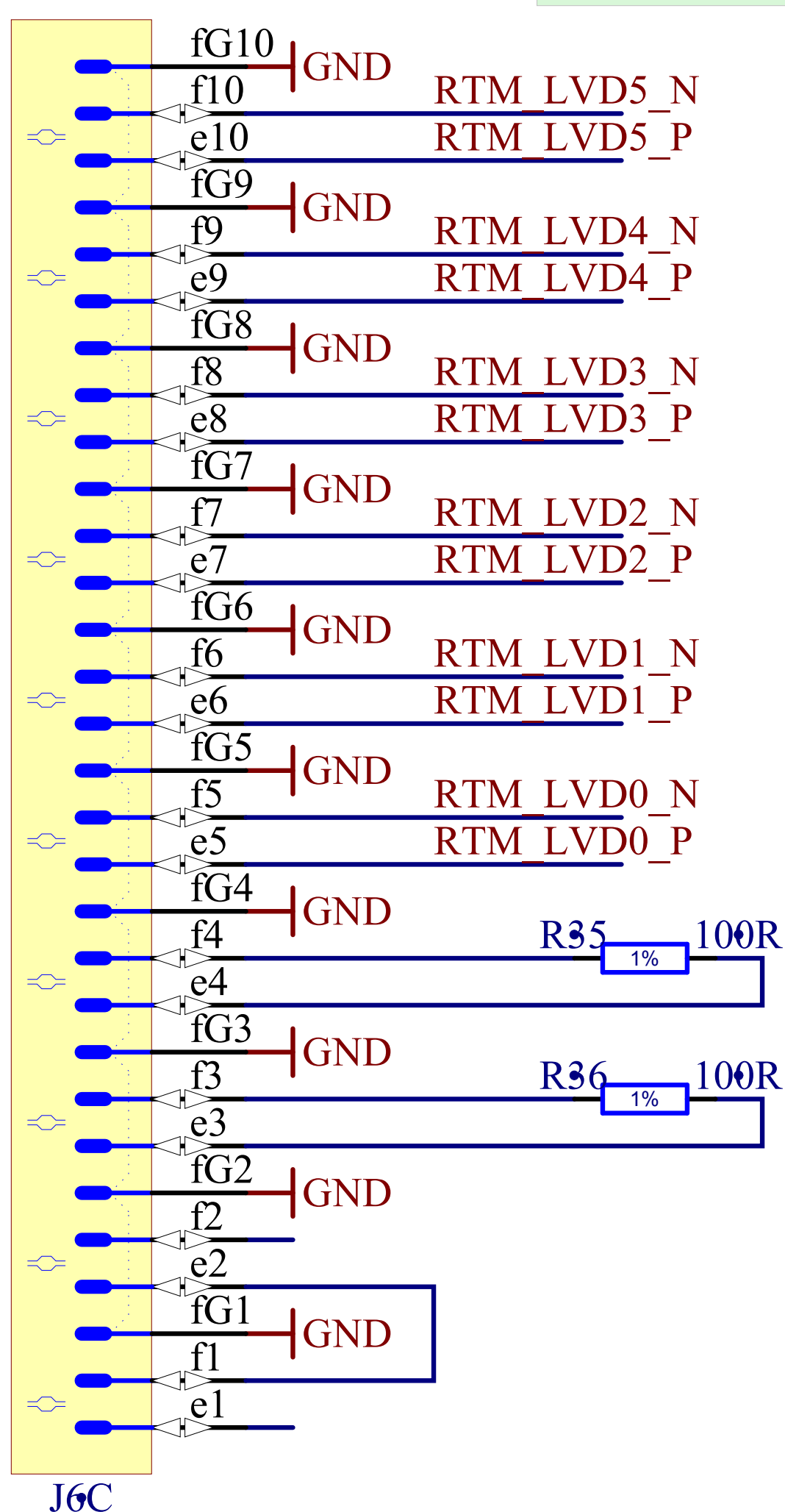
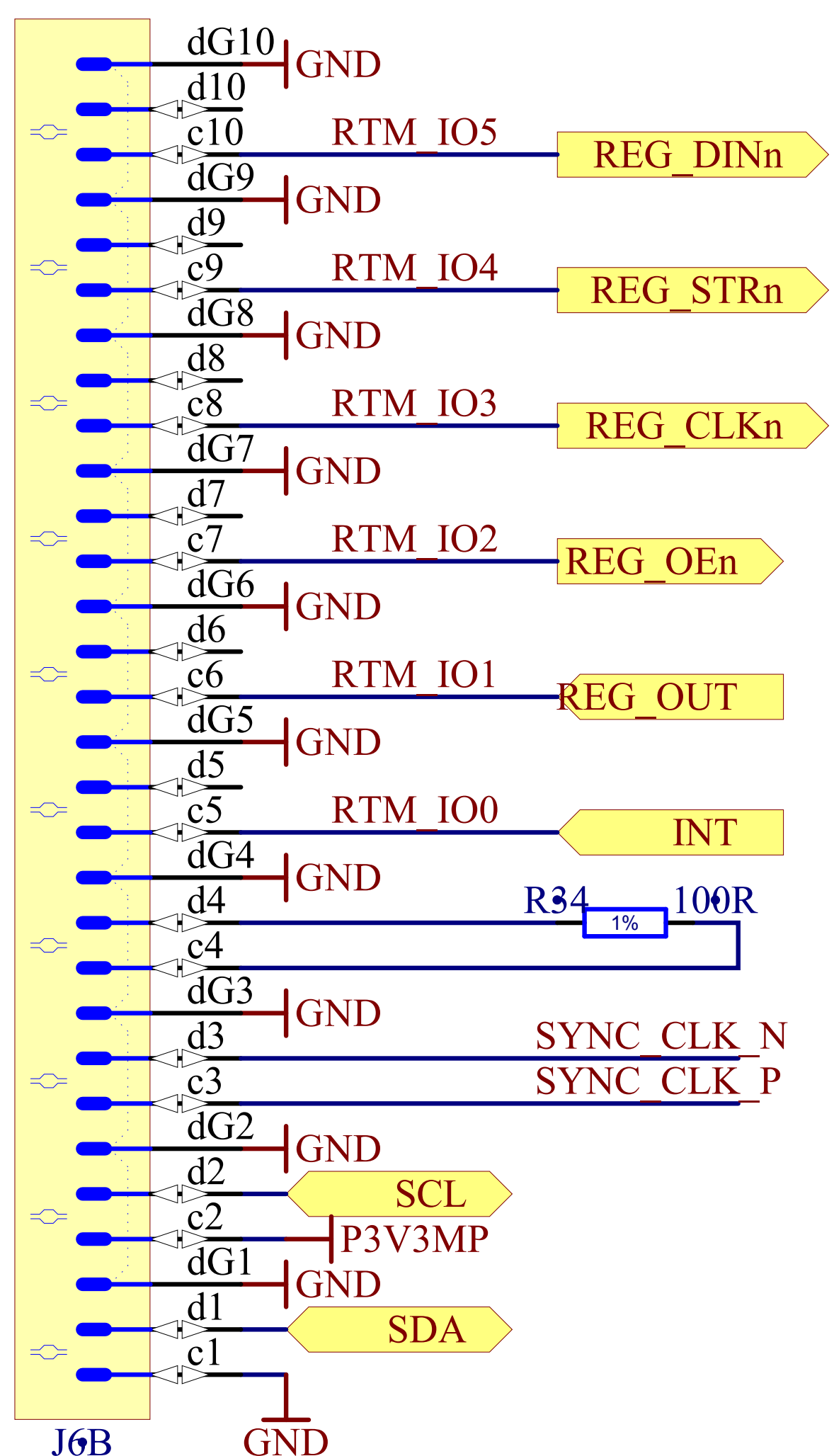
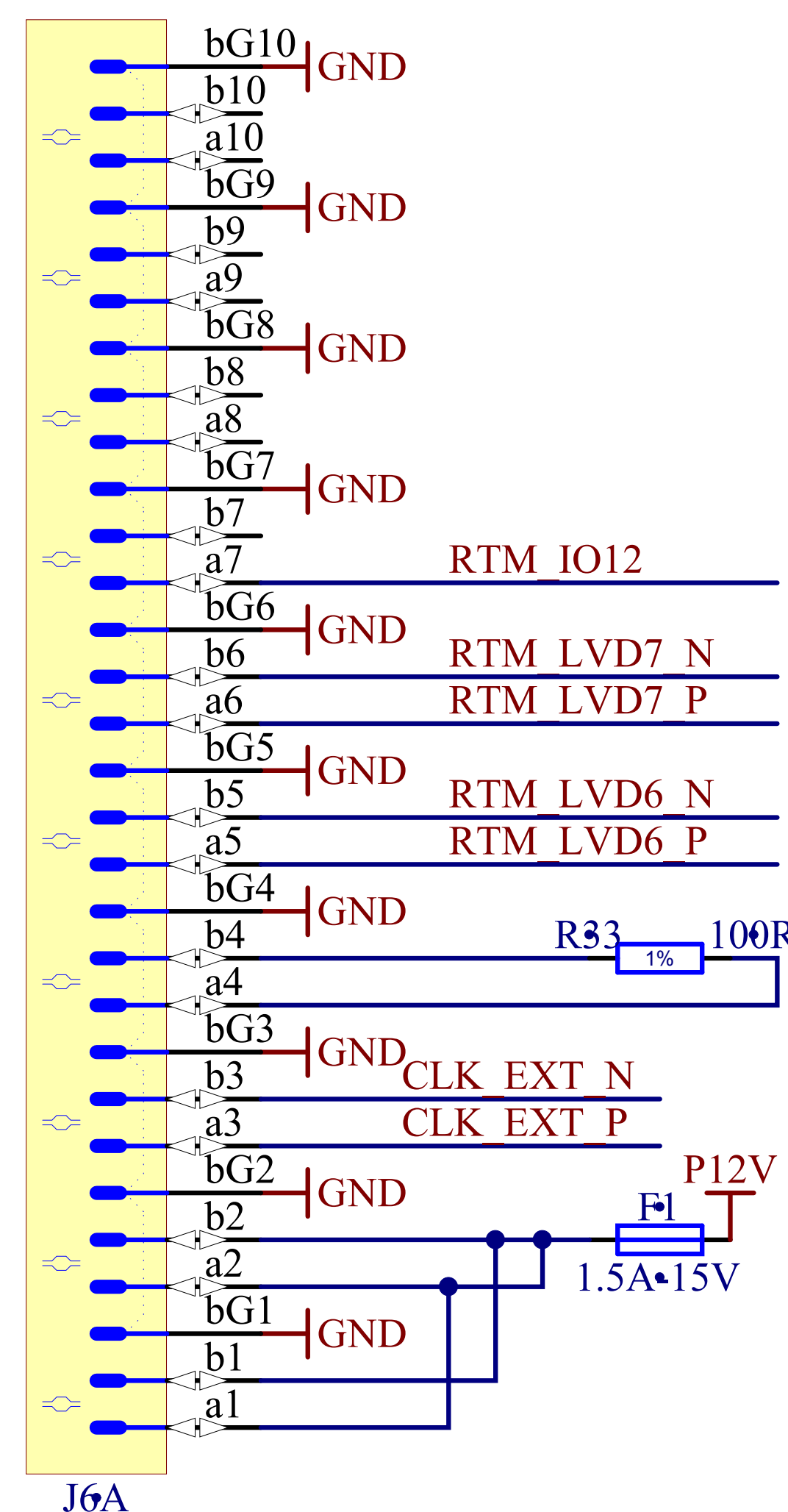
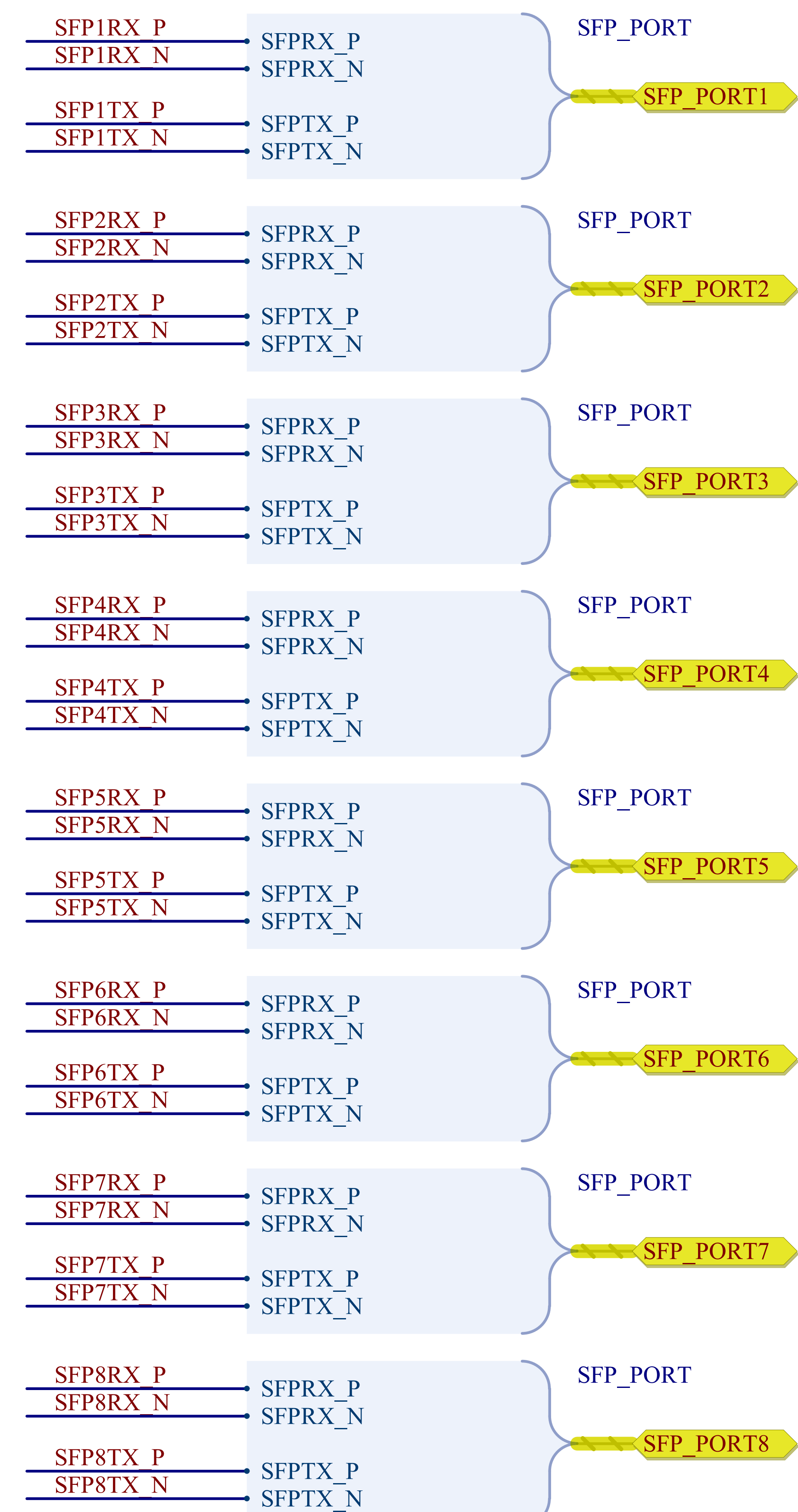
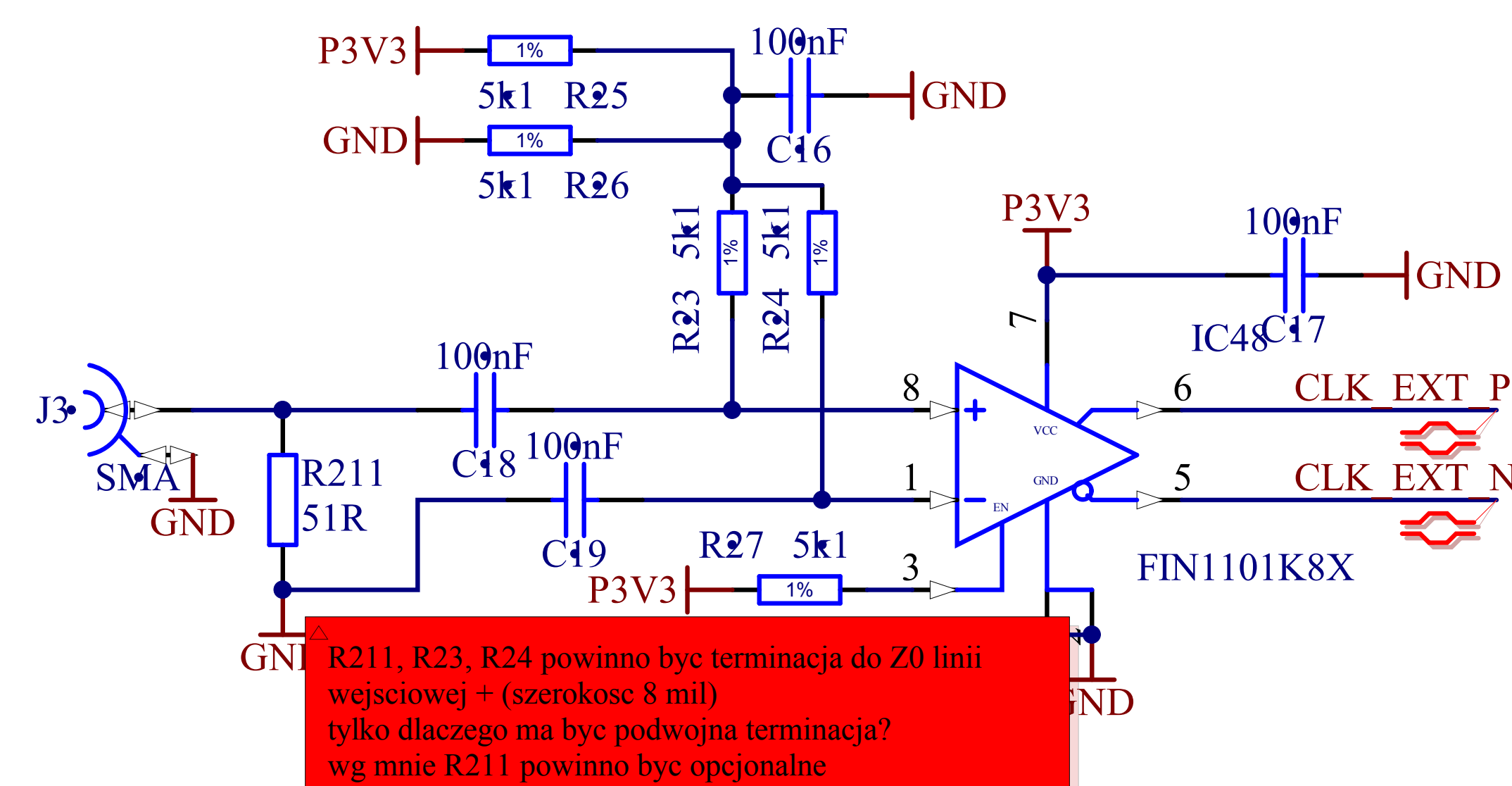
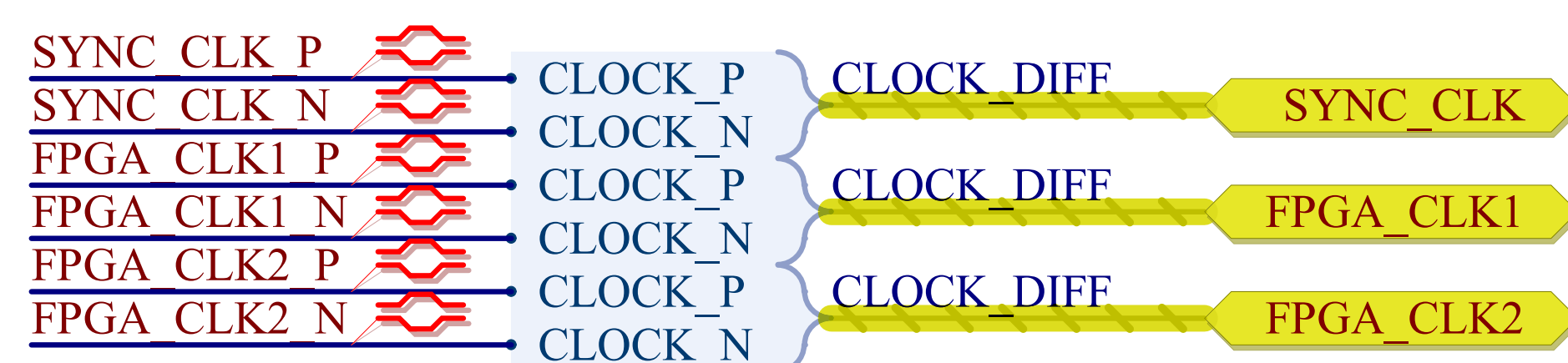






A

A



1) A3 powinno być +  
2) źródło CLK\_EXT powinno typowo być na AMC  
The signal (AMC\_CLKI+,AMC\_CLKI-) provides typically a clock from the AMC to the μRTM

jest plyta  
XFEL\_DAMC2\_TECHNICAL-MANUAL\_17-Feb-2011\_4  
i tam zrodlo jest rowniez na AMC

czyli trzeba przepiac do cd3 - ab3

▲ LVCMOS or OC outputs needs on the  $\mu$ RTM a power supply voltage adjustment mechanism provided by the management.

GTPn\_RXy (kierunek uRTM to AMC) są podłączone do SFPnTXow (kierunek uRTM to SFP module)  
czyli input do input'a  
Txy analogicznie

prosze zerknac na kierunki oznaczone w tabeli 6 dla d1.3  
[http://mtca.desy.de/resources/zone\\_3\\_recommendation/index\\_eng.html](http://mtca.desy.de/resources/zone_3_recommendation/index_eng.html)

- if a  $\mu$ RTM do not support a GTPx\_CLK\_IN signal it should be open on the  $\mu$ RTM side.
- If a  $\mu$ RTM do not support a GTPx\_CLK\_OUT signal it should be terminated on the  $\mu$ RTM side.
- etc...

Zone 3 Pin Assignment Recommendation for Analog Applications for AMC/RTM Boards in the MTCA.4 standard (Release Rev.A.3 - 19/03/2013 approved by the BoF Group 1)

▲ Dodalem rezystory 100R przy ab4, cd4, ef3 i ef4 złącza J6

▲ SFPRX - SFP MODULE transmitter, direction from SFP MODULE to HOST  
 SFPTX - SFP MODULE receiver, direction from HOST to SFP MODULE

Ad 1. Poprawione.  
Ad 2. Poprawione.

Cannot open file uRTM\_ClassD1.tif

▲ Poprawione

D

D

▲ RX - AMC RX, AMC input (CML)  
TX - AMC TX, AMC output (CML)



FAILURE

Warning

Comments / Advice

# LEGEND

PCB Issue

Ogólne dot. całego PCB

1) Nie jestem pewien co do ostatecznej grubości prepregów ich rozrzutów, plus nie

Impedancja wyliczona dla grubości i przy założeniu że 1oz to końcowa grubość miedzi  
w=12mil, oraz gap = 6mil, base copper 1oz dla każdego przypadku  
h= 0.381, z\_se = 74 (zle), z\_de=100 (ok)  
h= 0.36, z\_se = 72 (zle), z\_de=98 (ok)  
h= 0.33, z\_se = 69 (zle), z\_de=96 (ok)

kiedy założymy idealną propagację różnicową to z0 = zdiff/2 i jest okej, ale jeśli zaczyna brakować sprzężenia to z0 mierza do z\_se (impedancja jest zmienna w czasie i w przestrzeni)  
najlepiej jest tak dobrać linie żeby z\_se było najbardziej zbliżone do 50 Ohm oraz z\_de do 100 Ohm  
linia sa szerokie więcej efekt maskowania nie będzie odgrywał roli, ale przy tak silnym sprzężeniu length matching silniej modyfikuje z0 linii

przy 0.38mm linie trzeba zrobić jeszcze szerzej aby zrobić bliżej 50 Ohm - ten stack b. słabo nie nadaje dla takich sygnałów

2) aktualnie impedancja via = około 60 ohm, zmniejszylbym Plane clearance, do 0.425mm tak aby średnica otworów via w planie była 1.05mm  
czyli 0.2 średnicy otworu, 0.6 średnicy padu, 0.425 szerokości pierścienia plane clearance

3) Card guide jest po obu stronach płyty - ja bym dał keepout tak aby poligony miedzy z tamatał znikły (oczywiście poza esd stipami)

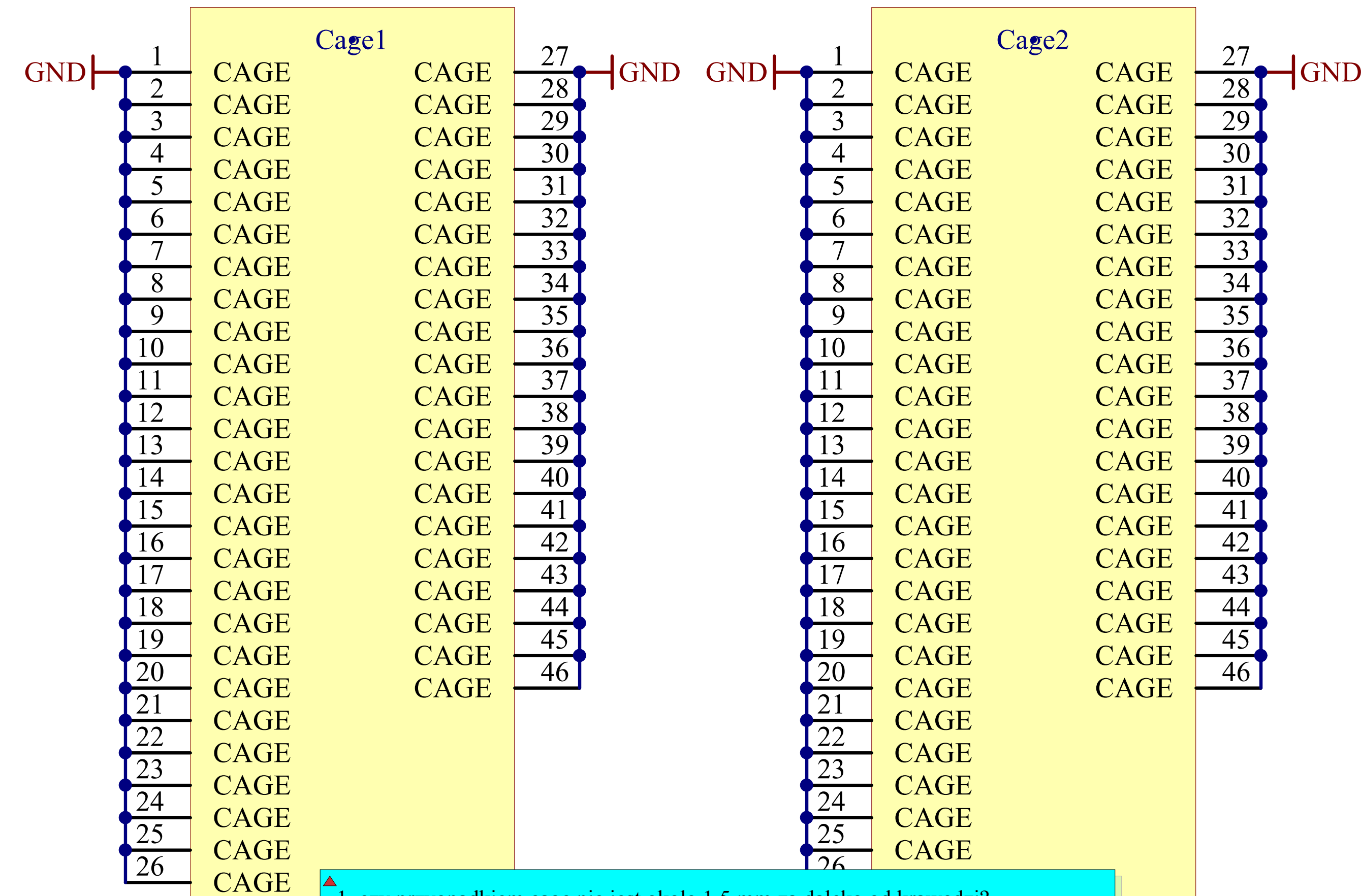
4) ESD stripy nie są poprawnie umieszczone względem Datum J1

AD 1. Przy tej grubości prepreg, żeby osiągnąć z\_de = 100 i z\_se = 50 routing diff musiałby mieć 20/20 mils width/clearance (wg Saturn PCB). Więc póki co nie wiem jak to rozwiązać w tym stackupie.

AD 2. OK.

AD 3. OK.

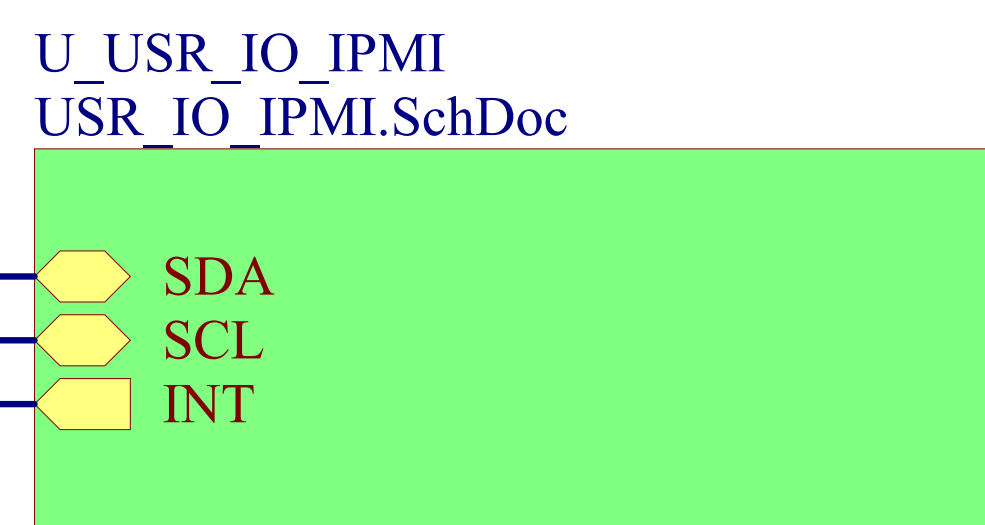
AD 4. Poprawione.



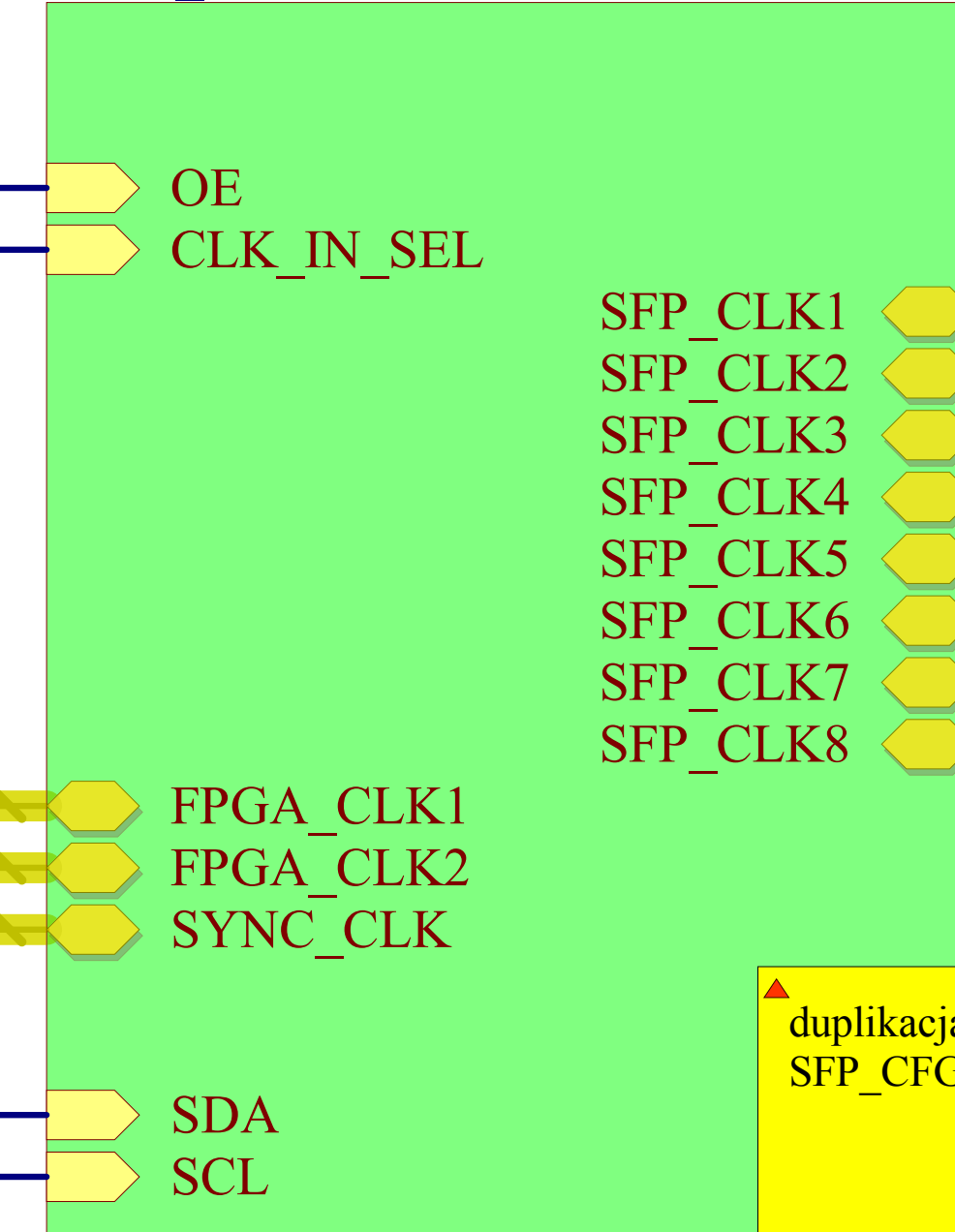
1. czy przypadkiem cage nie jest około 1.5 mm za daleko od krawędzi?  
- zerknąć co się stało z "emil springs" i czy tak ma być

2. założony jest GND pod klatką, a dla innych sygnałów odpowiedni keepout  
- w stacku 4 warstwowym ciężko to zrobić (warto przetestować założenie? a może zmienić jednak stack?)

Ad 1. Przesunąłem klatki o 1.5 w stronę krawędzi. Teraz emil springs kończą się na krawędzi PCB.



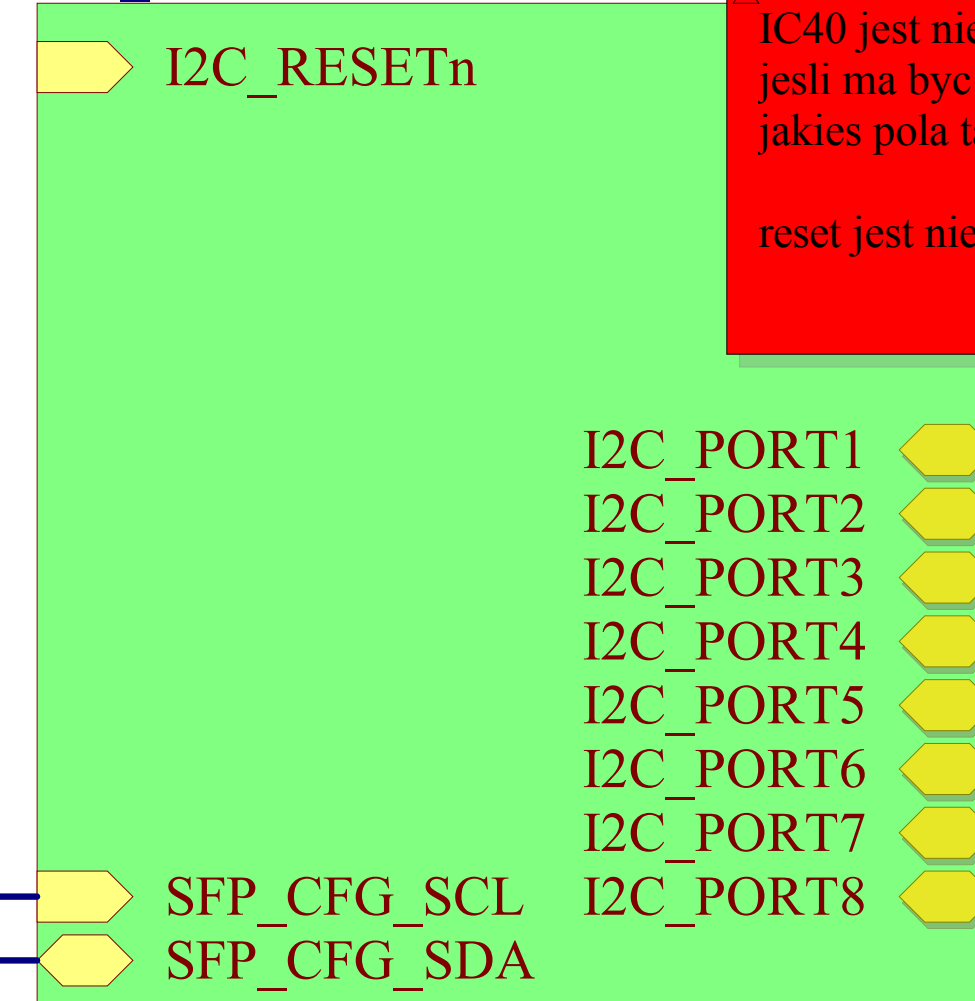
U\_Clock\_Distribution  
Clock\_Distribution.SchDoc



duplikacja PU na liniach SFP\_CFG

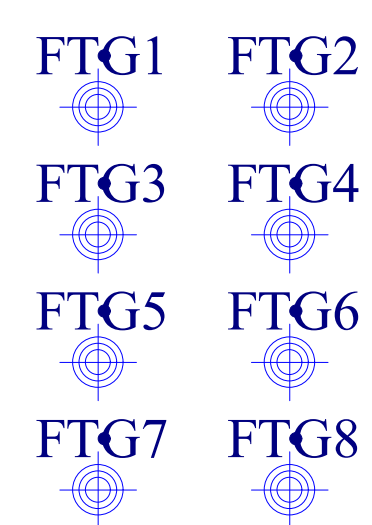
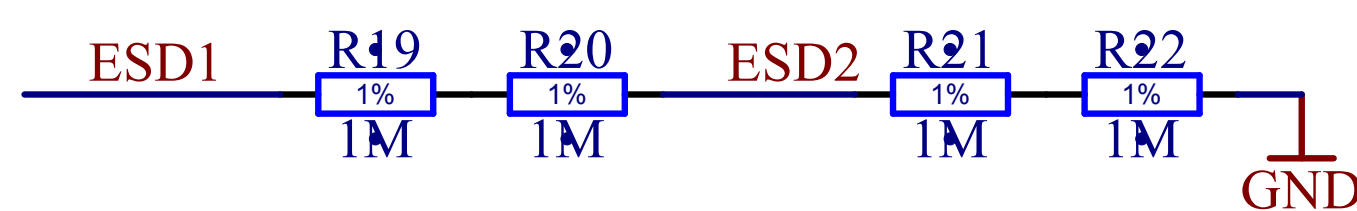
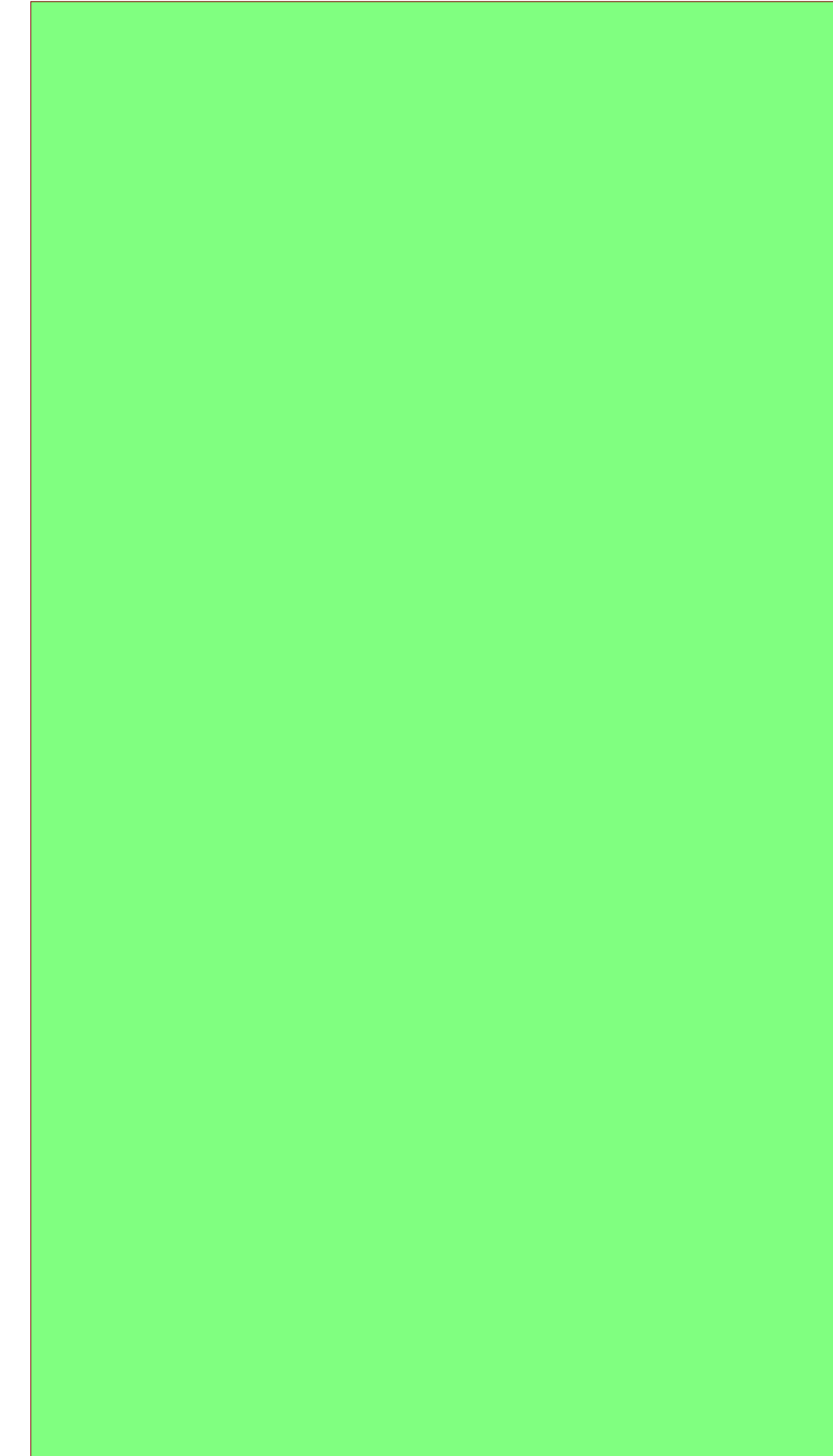
Usunąłem nadmiarowe PU.  
Co dalej z IC40 to już zależy od Grześka.  
Reset ma PU, a układy wew. POR i wg. doku wystarczy dać PU jeżeli RESET nie jest używany.

U\_I2C\_Switch  
I2C\_Switch.SchDoc



IC40 jest niepodłączony !!!!  
jeśli ma być podłączony na pajaka to może jakieś pola tam ustawić by było łatwiej  
reset jest nie podpięty - założę się że to złe

U\_PWR  
PWR.SchDoc



Copyright Creotech Instruments SA 2014.  
This documentation describes Open Hardware and is licensed under the CERN OHL v.1.1. You may redistribute and modify this documentation under the terms of the CERN OHL v.1.1. (<http://ohwr.org/CERNOHL>). This documentation is distributed WITHOUT ANY EXPRESS OR IMPLIED WARRANTY, INCLUDING OF MERCHANTABILITY, SATISFACTORY QUALITY AND FITNESS FOR A PARTICULAR PURPOSE. Please see the CERN OHL v.1.1 for applicable conditions.

Silabs I2C 1 0 1 0 1 0 1  
mux 1 1 1 0 A2 A1 A0



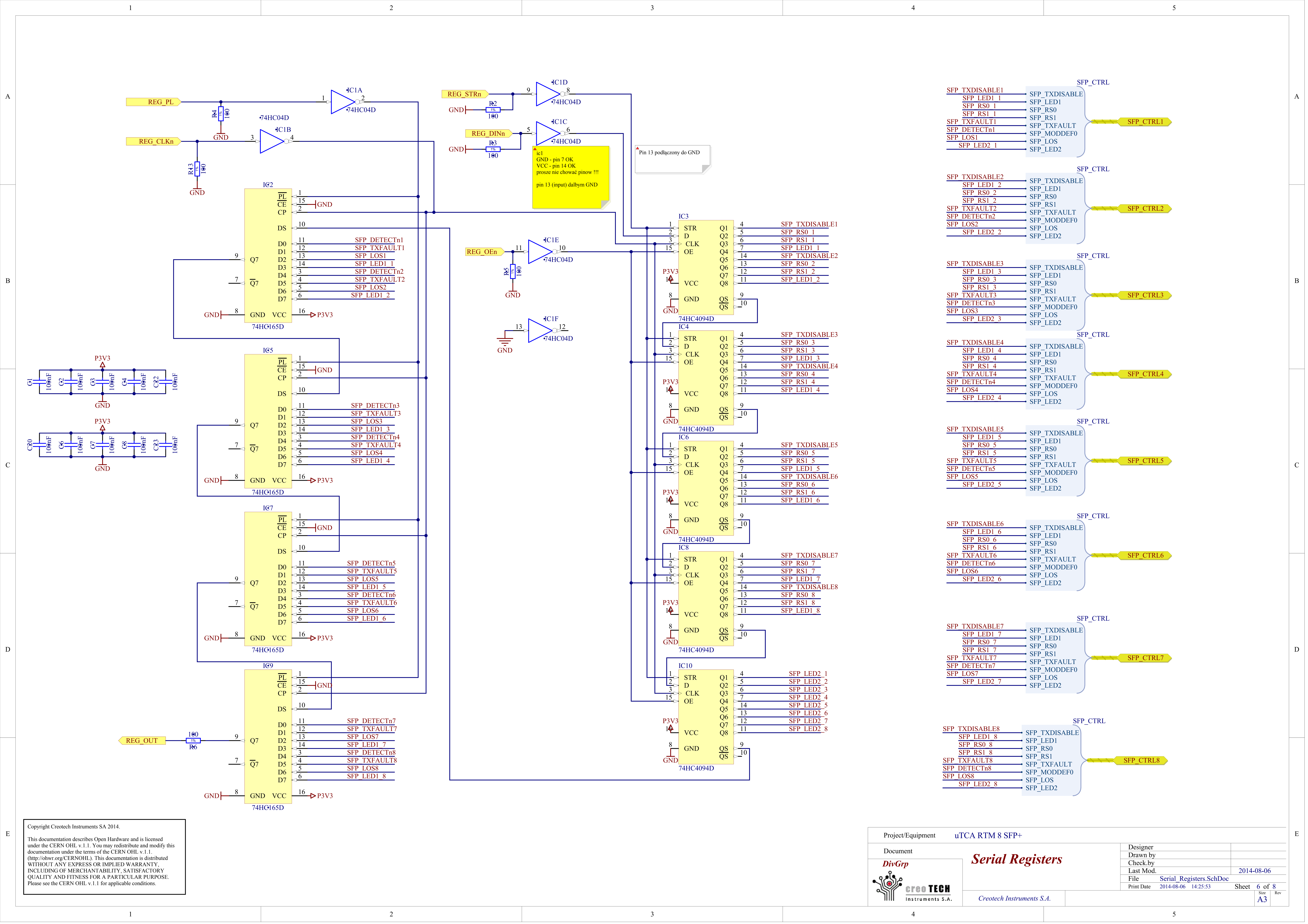
RTM SFP TOP

Creotech Instruments S.A.

Designer	
Drawn by	
Check by	
Last Mod.	2014-08-06
File	RTM_SFP_TOP.SchDoc
Print Date	2014-08-06 14:25:52

Sheet 5 of 8  
Size A3  
Rev \*







A

A

B

B

C

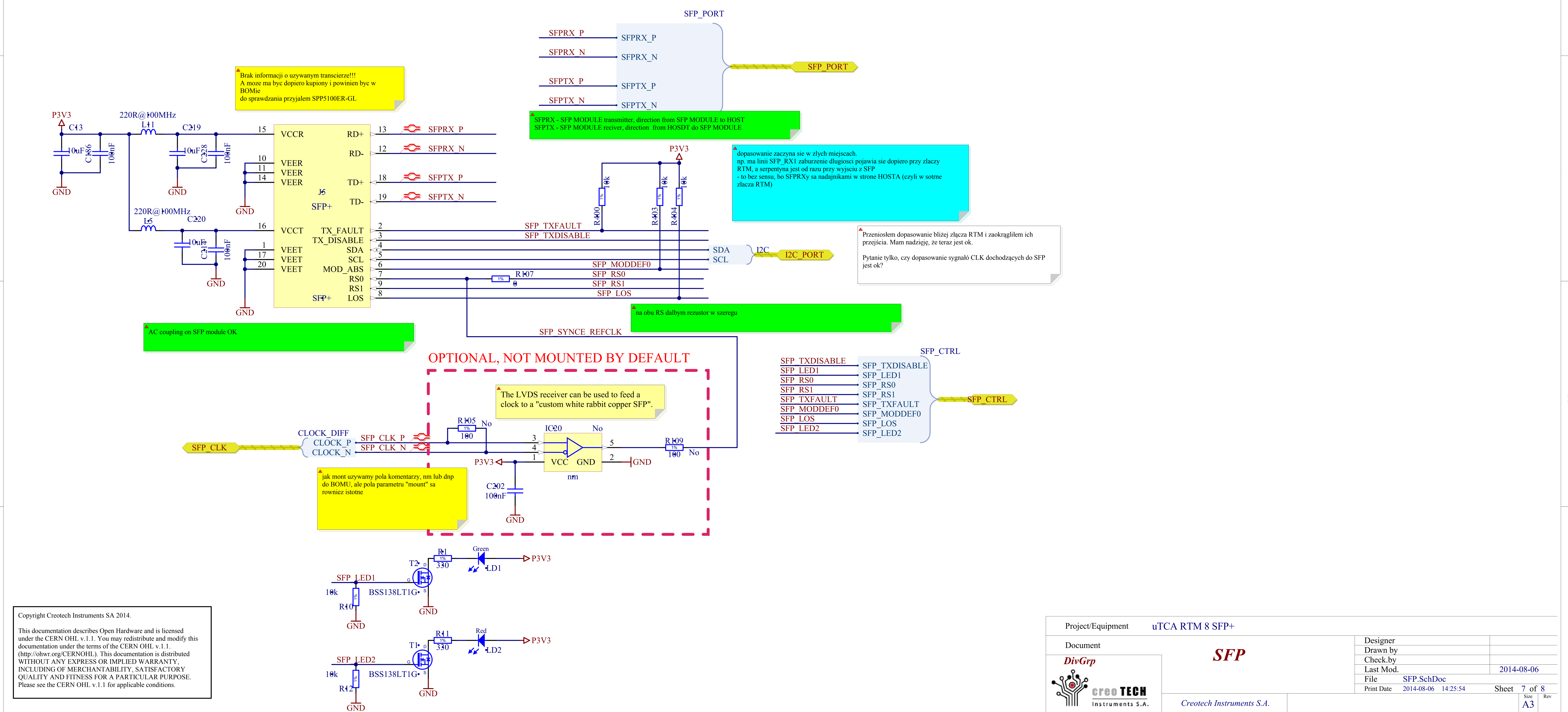
C

D

D

E

E



Copyright Creotech Instruments SA 2014.

This documentation describes Open Hardware and is licensed under the CERN OHL v.1.1. You may redistribute and modify this documentation under the terms of the CERN OHL v.1.1. (<http://ohwr.org/CERNOHL>). This documentation is distributed WITHOUT ANY EXPRESS OR IMPLIED WARRANTY, INCLUDING OF MERCHANTABILITY, SATISFACTORY QUALITY AND FITNESS FOR A PARTICULAR PURPOSE. Please see the CERN OHL v.1.1 for applicable conditions.

Project/Equipment		uTCA RTM 8 SFP+	
Document		Designer	
<div>DivGrp</div> <div></div>		Drawn by	
		Check by	
		Last Mod.	2014-08-06
		File	SFP.SchDoc
		Print Date	2014-08-06 14:25:54
		Sheet	7 of 8
		Size	A3
		Rev	
		Creotech Instruments S.A.	

